



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **63206852 A**

(43) Date of publication of application: 26.08.88

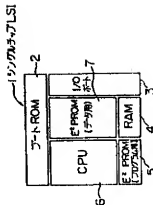
(51) Int. Cl.

G06F 15/06**G06F 13/00**(21) Application number: **62039257**(71) Applicant: **HITACHI MAXELL LTD**(22) Date of filing: **24.02.87**(72) Inventor: **OSHIMA TOSHIO**(54) **SINGLE CHIP LSI**(57) **Abstract:**

PURPOSE: To enable the content of a program to be rewritten arbitrarily by a user, by providing a pout ROM for storing the program in a single chip LSI.

CONSTITUTION: The single chip LSI1 is an LSI for an IC card, and the program for the processing of a CPU6 is stored in an E²PROM5, and processes a data inputted via a serial I/O port 3 by using the data stored in an E²PROM7, and outputs it to the outside via the port 3. Also, a RAM4 performs the holding of an input data and an output data, etc. The program to write the program on the E²PROM5 is stored in the pout ROM2, and also, a procedure to write a new program inputted via the port 3 on the E²PROM5, and the procedure the verify a written program are held. Thus, it is possible to rewrite the content of the program arbitrarily.

COPYRIGHT: (C)1988,JPO&Japio



⑮ 公開特許公報(A)

昭63-206852

⑯ Int. Cl.⁴G 06 F 15/06
13/00

識別記号

3 2 0
3 0 5

庁内整理番号

A-7343-5B
7230-5B

⑰ 公開 昭和63年(1988)8月26日

審査請求 未請求 発明の数 1 (全4頁)

⑱ 発明の名称 シングルチップLSI

⑲ 特 願 昭62-39267

⑳ 出 願 昭62(1987)2月24日

㉑ 発 明 者 大 嶋 敏 夫 大阪府茨木市丑寅1丁目1番88号 日立マクセル株式会社
内

㉒ 出 願 人 日立マクセル株式会社 大阪府茨木市丑寅1丁目1番88号

㉓ 代 理 人 弁理士 武 顕次郎 外1名

明 細 書

1. 発明の名称

シングルチップLSI

2. 特許請求の範囲

(1) CPU、RAM、ROM及び入出力用ポートを備えたシングルチップLSIにおいて、前記ROMのうち少くとも処理プログラムを格納するROMを書き換え可能なROMとすると共に、該書き換え可能なROMの書き換えを行うためのプログラムを格納したブートROMを設け、前記入出力用ポートから転送されてくるプログラムデータを上記ブートROMに格納したプログラムにより上記書き換え可能なROMのプログラムとして格納する様に構成したことを特徴とするシングルチップLSI。

(2) 特許請求の範囲第(1)項記載のシングルチップLSIにおいて、前記入出力用ポートに前記書き換えプログラムを入力するための専用ポートとしてシリアルI/Oポートを設けたことを特徴とするシングルチップLSI。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、CPU、RAM、ROM、I/Oポート等を1つのチップ上に形成して成るシングルチップLSIに関する。

〔従来の技術〕

シングルチップLSIには、演算部であるCPU、書き込み・読み出し可能なメモリであるRAM、データを格納・保持しておくためのROM、処理プログラムを格納しておくためのROMおよび外部とのデータ入出力を行うためのI/Oポート等が1つのチップ上に搭載されており、I/Oポートを介して入力したデータを、CPUがプログラム用ROMに格納されているプログラムに基づいて、RAM及びデータ格納・保持用ROMに格納されているデータと共に処理し、処理したデータをI/Oポートから外部に出力するように動作する。

上記のようなシングルチップLSIを、ICカードのような筐体に組み込んで用いる場合、CPU

の処理プログラムを格納するROMは、マスクROM、あるいは書き換え可能な、例えばEPROM、EEPROMを使用し、データ線やアドレス線によつて特定用途の処理用プログラムを書き込みICカードのカード基板上に実装する段階では、ICカードとしての必要端子(例えば5本)のみを換しておくのみである。

ICカードに実装するLSIに搭載するプログラム用ROMは、製造段階で書き込んだ後に該ICカードに実装した後は、一般に書き換えはできず、別の用途に該ICカードを用いようとする場合には、別途用意したROMを搭載したシングルチップLSIを実装する必要がある。

最近、製品化後のICカードをユーザが、自身の用途に合わせて、そのプログラムを書き換えたり、一つの用途から他の用途へ用途変更をしたという要望がある。そのため、上記プログラム用ROMを書き換え可能なROMとして対応できそうであるが、ICカードに実装した後での書き換えのために、例えば8ビットのデータ線、16

ビットのアドレス線をカード基体に引き出しておくことは現実的でない。

なお、このようなシングルチップLSIは既に知られているので、改めて文献を挙げない。

(発明が解決しようとする課題点)

上記したように、従来技術においては、シングルチップLSIに搭載したプログラム格納用ROMを書き換えるためには、書き換えのためのデータ端子、アドレス端子を設けておく必要があり、ICカード等の媒体に実装した場合のようなLSIにおいてはICカードとしての端子の外に上記のような端子を別途設けることは現実的でない。

本発明は、シングルチップLSIに搭載するプログラム格納用ROMを書き換え可能ROMとし、ユーザが任意にその内容を書き換えできるようにしたシングルチップLSIを提供することを目的とする。

(課題点を解決するための手段)

上記目的は、プログラム格納用ROMを書き換え可能なROMであるEPROM、あるいはEP

ROMとすると共に、該プログラム書き換え用のプログラムを格納したROMを搭載させたシングルチップLSIとし、該プログラムを外部から入力するためのシリアルI/Oポートを設けることにより達成される。

(作用)

プログラム書き換え用プログラムを内蔵させたため、シリアルI/Oポートから入力させた新たなプログラムを該プログラム書き換え用プログラムによつてプログラム格納用ROMに格納させて、シングルチップLSIに新たな処理機能を付与できる。

(実施例)

以下、本発明の実施例を図面を用いて説明する。

第1図は本発明の一実施例を示す構成図であつて、1はシングルチップLSI、2はプログラム書き換え用プログラムを格納するROM(以下、これをブート、ROMと称す)、3は入出力用のシリアルI/Oポート、4はRAM、5はプログラム格納用EPROM、6はCPU、7はデータ

格納・保持用EPROMである。

図面において、シングルチップLSI:1はICカード用LSIであり、ICカードとしての動作は、従来と同様であるので詳しい説明は省略する。

EPROM:5にはCPU:6の処理のためのプログラムが格納されており、シリアルI/Oポート3を介して入力するデータをEPROM:7に格納保持されているデータを用いて処理し、シリアルI/Oポート3を介して外部へ出力する。なお、RAM:4は、入力データ・出力データの保持等を行うものである。

この様な構成において、ブートROM:2には、プログラム格納用EPROM:5にプログラムを書き込むためのプログラムが格納されており、シリアルI/Oポート3を介して入力される新たなプログラムをCPU:6の制御によりEPROM:5に書き込んだり、書き込まれたプログラムをベリファイする手順がファームウェアとして保持されている。

第2図はプログラム格納用EPROM:5にホスト

コンピュータから転送されるプログラムを書き込んで書き換えを行う構成を示すブロック図であつて、8はシングルチップLSI1のバス、9はホストコンピュータ、第1図と同一符号は同一部分に対応する。

第3図は第2図の構成においてプログラム格納用E²PROMのプログラムを書き換える手順を説明する流れ図である。

第2図、第3図において、シングルチップLSIはホストコンピュータ9に対して、シリアルI/Oポート3を介して結合され、書き換えプログラムは該ホストコンピュータ9から転送される。

シングルチップLSIが起動すると(ステップ1)ブートROM2に制御が移る(ステップ2)。ここでシリアルI/Oポート3の初期設定、各種パラメータ等の初期設定が行なわれ、シリアルI/Oポート3からデータが入力されるのを待つ。ホストコンピュータ9からシリアルI/Oポート3を介してプログラム書き込みスタート信号がくると、CPU8はシリアルI/Oポート3からそのデー

タを読む(ステップ3)。CPU8は入力したデータがプログラム書き込み信号であるか否かを判断し、プログラム書き込み信号であると判断した場合は、シリアルI/Oポート3からホストコンピュータ9から転送されるプログラムを読み(ステップ4、5)、プログラム書き込み信号でないと判断した場合はすでにE²PROM5にプログラムが書き込まれているとみなし、E²PROMのプログラムを起動し、通常のICカードとしてシリアルI/Oポートを通してホストコンピュータ9と交信する(ステップ4、9)。

上記ステップ5でプログラムを読んだ後、CPU8はE²PROM5に該プログラムを書き込み、ホストコンピュータ9からプログラムデータが送られてくるたびにそれをE²PROM5に書き、ペリファイして(ステップ7)、その結果をホストコンピュータ9に返送する動作を行い、プログラムデータの転送が終了するまで、これをくり返す。プログラムの転送が終了して、その書き込みが完了すると(ステップ8)、以降は通常のICカー

ドとしてシリアルI/Oポート3を介してホストコンピュータ9と交信する(ステップ9)。

以上のように、この発明によるシングルチップLSIは、そのシリアルI/Oポートに對し、公知のRS-232C等のシリアル通信線を介して簡単にそのプログラムを書き換えることができる。

上記シリアルI/Oポートは、プログラム書き換え用の専用ポートを設けてもよいが、ICカードの場合は、その規格として設けられているデータ用のポートを兼用すれば、特に専用ポートを設けなくとも、外観上は従来のICカードと同一のものとすることができる。

上記実施例では、プログラム格納用ROMとしてのE²PROM5とデータ格納・保持用のE²PROM7を別個に設けているが、これに替えて、一つのE²PROMを用い、その一部の領域にプログラムを格納する様に構成してもよい。また、上記のE²PROM5に替えて、PROMあるいはRAMを用いてもよい。

また、E²PROMは何回でも書き換えが可能

ものであるが、1回又は2回の書き換えの後は、ブートROMのアクセスを禁止して、不意に書き換えができないようにすることもできる。通常のICカードは、ユーザの希望するプログラムを出荷段階で格納するための書き換えを行うことで足りるので、上記書き換えを、該E²PROMの内容がすべて16進の"FF"で埋められている(すなわち、最初の書き込み)状態では、その書き換えを許容し、それ以外では書き込みを禁止するようにすることで実現できる。

なお、以上はICカードに本発明を適用した場合についての実施例であるが、I/OポートとしてパラレルI/Oポートを設けたまま用いるものについては、データ用のI/Oポートを兼用させるか、別途パラレルI/Oポートを設けるなどしてプログラムの書き換えをブートROMの格納プログラムにより行うようにすることもできる。

(発明の効果)

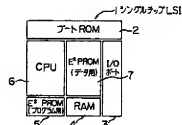
以上説明したように、本発明によれば、シングルチップLSIにプログラム格納用のブートROM

を設けたので、該シングルチップLSIの製造後に、あるいはICカード等の媒体に焼録した後にそのプログラムを簡単に書き換えてユーザの希望に付つたものとする事ができるので、開発期間の短縮、コスト低減に貢献でき、優れた機能のシングルチップLSIを提供することができる。

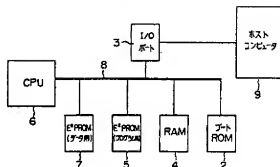
4. 図面の簡単な説明

第1図は本発明の一実施例を示すシングルチップLSIの構成図、第2図はプログラム格納用ROMの書き換えを説明するための構成を示すブロック図、第3図はプログラム書き換え手順を説明する流れ図である。

1……シングルチップLSI、2……ブートROM
3……I/Oポート、4……RAM、5……プログラム格納用E²PROM、6……CPU、7……データ格納・保持用E²PROM。

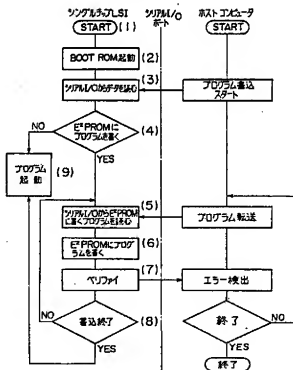


第1図



第2図

代理人 井雄士 武 順次郎(外1名)



第3図